

SHUSAKU YAMAMOTO

Partial Translation of Japanese Laid-Open Publication

Laid-Open Publication Number: 59-60474

Laid-Open Publication Date: April 6, 1984

Title of the Invention: Italic Character Display Method

Application Number: 57-171493

Filing Date: September 30, 1982

Inventor: Toshiyuki KIMURA

Applicant: Fujitsu Kabushiki Kaisha

(Claim)

An italic character display method used in a raster-scan type display apparatus, characterized in that dot data corresponding to each horizontal scanning is sequentially taken into a shift register, the dot data is shifted in the register according to the order of the horizontal scanning and a specified shift amount, and the shifted dot data is sequentially transferred to the display apparatus, whereby character italicization is achieved.

① 日本国特許庁 (JP)

① 特許出願公開

② 公開特許公報 (A)

昭59—60474

③ Int. Cl.³
G 09 G 1/00
1/04

識別記号

庁内整理番号
7923—5 C
6453—5 C

④ 公開 昭和59年(1984) 4 月 6 日

発明の数 1
審査請求 未請求

(全 4 頁)

⑤ 斜体文字表示方式

川崎市中原区上小田中1015番地
富士通株式会社内

⑥ 特 願 昭57—171493

⑦ 出 願 人 富士通株式会社

⑧ 出 願 昭57(1982) 9 月30日

川崎市中原区上小田中1015番地

⑨ 発 明 者 木村敏幸

⑩ 代 理 人 弁理士 青柳稔

明 細 書

1. 発明の名称

斜体文字表示方式

2. 特許請求の範囲

ラスカスキャン方式のディスプレイ装置における斜体文字表示方式において、各水平走査に対するドットデータを逐次シフトレジスタに取込み、当該水平走査の順番と指定されたシフト量に従って該レジスタで一斉シフトを行ない、シフトされた前記ドットデータを逐次ディスプレイ装置へ送って文字斜体化を行なうことを特徴とする斜体文字表示方式。

3. 発明の詳細な説明

発明の技術分野

本発明は、ディスプレイ装置における斜体文字表示方式に関する。

従来技術と問題点

文字ディスプレイ装置である文字を強調するもしくは人目を惹くようにするには該文字を高輝度表示する、異なる色にする、ブリンクするなどの方法がとられる。これらは有効な方法であるが、文

字を傾けて斜体にする、も他の有効な方法である。

斜体文字の表示には、通常表示用のCG(文字発生器)と斜体表示用のCGを用意する方式、及び表示部に設けたアナログ回路により斜体化する方式などがあるが、前者は斜体CGを別個に設けるのでコスト増を招きまた小容量斜体CGなら斜体表示できる文字に限りがある等の欠点があり、また後者は表示画面がゆがむ欠点がある。

発明の目的

本発明は信号のデジタル処理で正常文字を斜体化し、従って任意の文字を任意の程度で斜体化し、低コスト、高精度な斜体文字表示方式を提供しようとするものである。

発明の構成

本発明はラスカスキャン方式のディスプレイ装置における斜体文字表示方式において、各水平走査に対するドットデータを逐次シフトレジスタに取込み、当該水平走査の順番と指定されたシフト量に従って該レジスタで一斉シフトを行ない、シフトされた前記ドットデータを逐次ディスプレイ装置へ送って文字斜体化を行なうことを特徴とする

が、次に実施例を参照しながらこれを詳細に説明する。

発明の実施例

第1図は本発明の実施例を示し、文字発生器CG、並/直変換器P/S、レジスタ入力データ制御回路CNT、第1シフトレジスタSR1、第2シフトレジスタSR2、ビデオ切換回路SW、及びプリセット値制御回路PSCを備える。レジスタ入力データ制御回路CNTは第2図に示すように変換器P/SからのシリアルビデオデータSVDを受けるゲート回路G1、G2、これらを交互に開閉するシフトレジスタ選択回路SELからなり、これらのゲート回路の出力はレジスタSR1、SR2へ加えられる。S₁はプリセット値制御回路PSCから入力されるプリセット値である。シフトレジスタSR1、SR2は第3図に示すようにD型フリップフロップFFをN個直列に接続してなり、こゝでNはCRTディスプレイの1水平走査線のドット数プラスαにしてある。

ビデオ切換回路SWは第4図に示すようにビデオ選択回路VSLで開閉されるゲート回路G3、

G4、及びオアゲートORからなる。またプリセット値制御回路PSCは第5図に示すようにシステムバスSBに接続されるラインピッチレジスタRp、ラインアドレスバスLAに接続されるラインアドレスデコードDEC、セット信号発生回路SG、システムバスに接続される増分レジスタR1及び初期値レジスタRv、加算器ADD、プリセットレジスタRsからなる。

動作を説明するに、文字発生器CG内には各種の文字のドットパターンを格納しており、CRTのラスクスキャンと同期して読出され、輝度制御を行なう。例えば文字Aなら第6図(a)に示す如くn×mドットパターンで記録しており、第1、第2……水平走査に対して①行、②行……が読出され、図示の如く①行なら0000110000、②行なら0011001100の10ビット並列信号が変換器P/Sに入る。こゝで並列信号SVDに変換され、従来方式ならこれがCRTの輝度制御を行なうのでCRTの画面にはCGの格納文字パターンと同じ文字パターンが表示される。即ち文字は正立のまゝであり、傾倒することはない。

本発明ではシフトレジスタSR1、SR2を設けてこゝで各行①、②……のデータのシフトを行ない、表示される文字を傾倒する。

即ち第1図ではP/S変換された信号SVDは制御回路CNTが定めるシフトレジスタ例えばSR1に順次入り、この間他方のシフトレジスタSR2からデータが逐次読出されて輝度制御を行なう。シフトレジスタSR1、SR2は1ラインのドット数以上の容量を持ち、データ入出力は各水平走査期間だけかけて行なわれ、一方が読出し、他方が書き込みで、これらが交互に切換えられる。各水平走査の間には掃線期間が入るが、本発明ではこの期間に今書き込んだシフトレジスタに対しnビット一斉シフトを行なう。即ちプリセット値制御回路PSCはシステムバスSBから初期値を取り込んでこれをレジスタRvに格納した増分値を取込んでこれをレジスタR1に格納し、先ず初期値IVをレジスタRsにセットする。このセットは信号発生回路SGからのセット信号Sにより行なう。回路SGは今何番目の水平走査が行なわれるかを示すデコードDECからのラインアドレ

スと、水平走査の何本毎にシフト量を変えるかを示すレジスタRpからのラインピッチを取込み、最初及び該ピッチ毎にセット信号Sを出力する。

レジスタRsからのプリセットS₁はレジスタ入力データ制御回路CNTに入り、該回路CNTはプリセット値S₁だけ、今入力したシフトレジスタ本例ではSR1のドットデータの一斉シフトを掃線期間中に行なう。ピッチは3とすると、第4走査になるまでセット信号Sは発生せず、従って第1、第2、第3走査のシフト量は同じ10である。増分値は1とすると、第4走査でセット信号Sが発生し、プリセットレジスタRsの現在値10と増分レジスタR1からの1の加算（実際は減算、右に倒す場合は減算に固定する）結果が加算器ADDから出力され、これがレジスタRsに取込まれる。従って第4、第5、第6走査で一斉シフト量は9となり、同様処理が第7走査で行なわれてシフト量は8となる。この結果CRTに表示される文字は第6図(b)が(c)の如くなり、右に倒れる。傾斜させる程度は上記のピッチと増分により、また斜体文字の表示位置は初期値により

任意に設定できる。

発明の効果

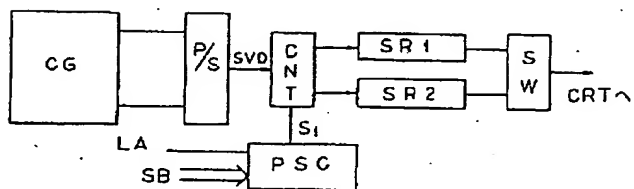
以上説明したように本発明によれば1行の文字を任意の傾斜度で斜体化でき、斜体用CGを用意するのではないのでコスト増を招かずに正常文字用CGが格納する全文字を斜体化することができ、甚だ有効である。勿論本発明は従来の高輝度、変色、ブリックなどの特徴付け手段と併用して、マンマシンインタフェースを更に向上させてもよい。また本発明はファクシミリなどのドットプリンタに適用して該プリンタが印字する文字を斜体化することも可能である。

4. 図面の簡単な説明

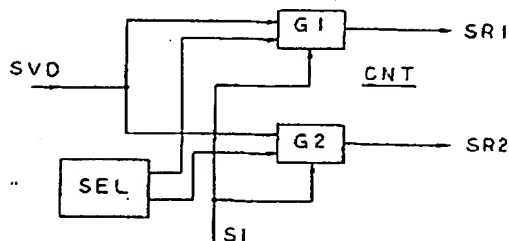
第1図は本発明の実施例を示すブロック図、第2図、第3図、第4図および第5図は第1図の各部の構成を示すブロック図、第6図は表示される文字の説明図である。

図面でCGは文字発生器、P/Sは並/直列変換器、CNTはレジスタ入力データ制御回路、SR1、SR2はシフトレジスタ、SWはビデオ切換回路、プリセット値制御回路である。

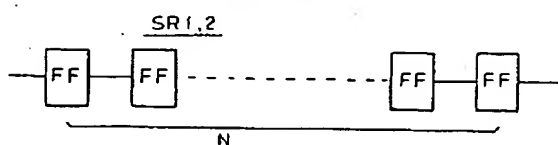
第1図



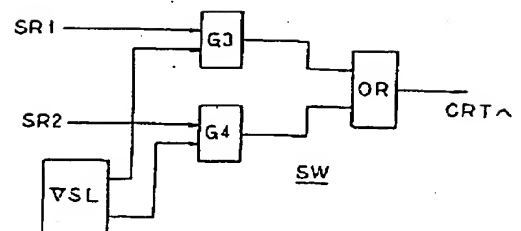
第2図



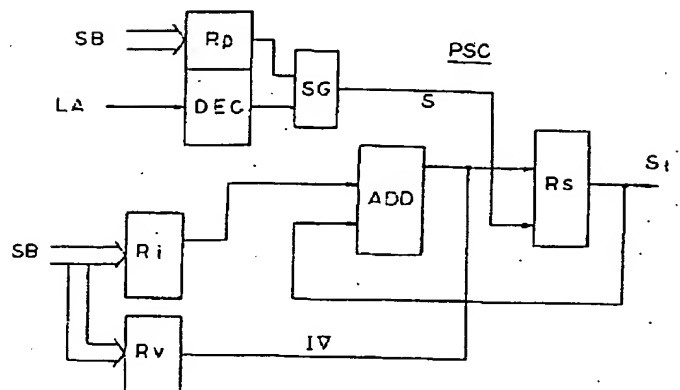
第3図



第4図



第5図



第 6 図

